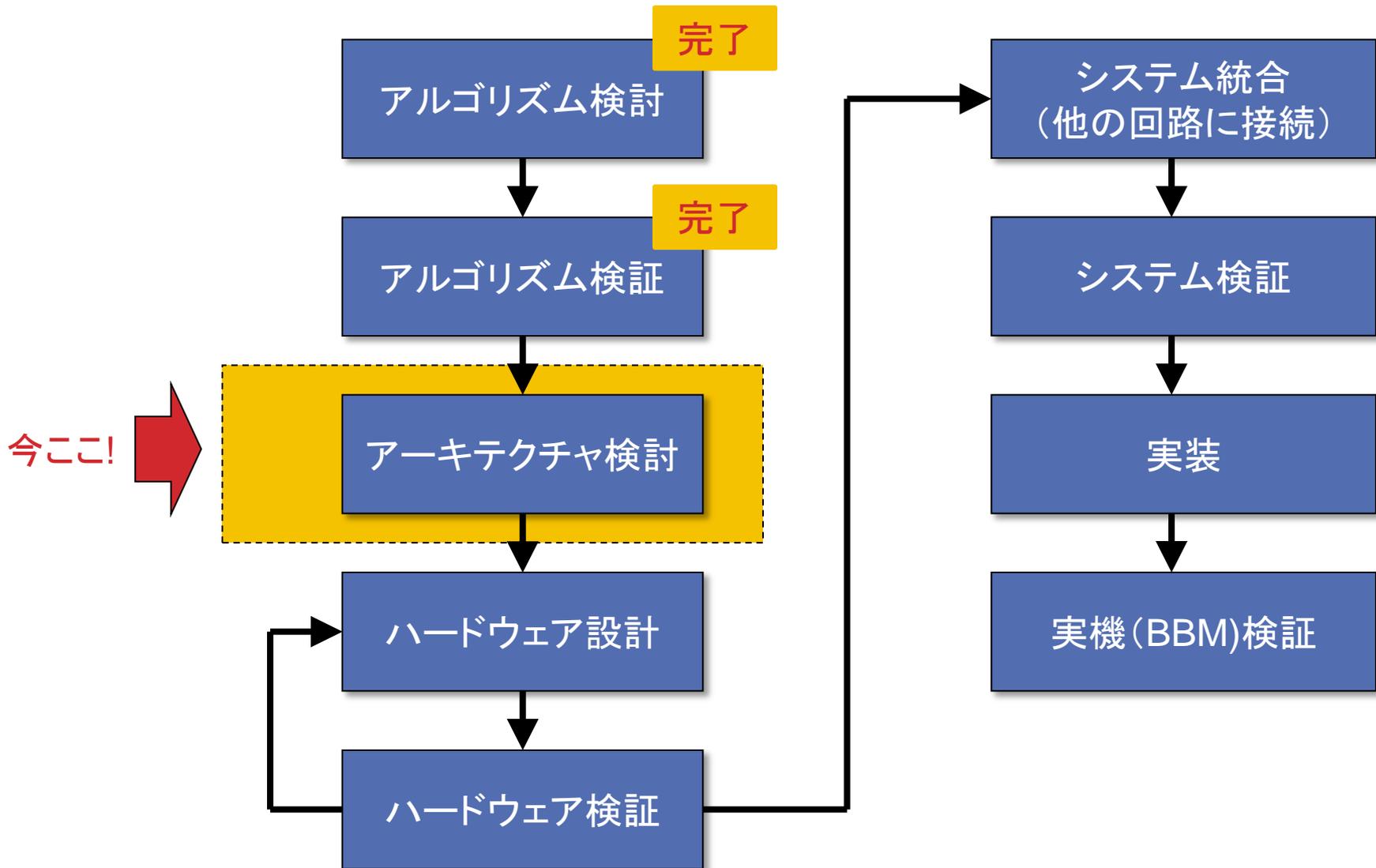


画像処理回路 設計概要

SOMESAT カメラ系

1. 設計フロー



2. ハードウェア設計・検証

■ ハードウェア設計

- C言語で検証したアルゴリズムをハードウェア言語(HDL)で記述
- (他の回路との接続の為の) インターフェース設計

■ ハードウェア検証

- 機能・タイミング検証

検証

```
19 wire [8:0] D2;
20 wire OutputValid;
21
22 DetectMode_DetectModel1(
23   .clk->(clk)
24   .rst->(rst)
25   .UpperSdramData->(TempRc)
26   .LowerSdramData->(TempRc)
27   .SdramData->(SdramData)
28   .SdramDataValid->(SdramDataValid)
29   .D0->(D0)
30   .D1->(D1)
31   .D2->(D2)
32   .OutputValid->(OutputValid)
33 );
34
35 always @(posedge clk_or_posedge rst)
36   begin
37     if (rst) begin
38       reg1 <= 8'h00;
39       reg2 <= 8'h00;
40       reg3 <= 8'h00;
41       reg4 <= 8'h00;
42     end else begin
43       reg1 <= SdramData[7:0];
44       reg2 <= SdramData[15:8];
45       reg3 <= SdramData[23:16];
46       reg4 <= SdramData[31:24];
47     end
48   end
49
```

Name	Value
clk	0
rst	1
TestSt[3:0]	0
DataInputEn	1
InDataCnt[31:0]	50
PixelCnt[9:0]	2
LineCnt[8:0]	1
data[7:0]	0a
line1[7:0]	46
DetectMode	1
WriteEn1	1
WriteEn2	0
Ra[7:0]	00
line1[7:0]	46
ReadyCnt[2:0]	010
PixelCnt[9:0]	49
SdramData[7:0]	0a
TempRc[7:0]	08
Ix[7:0]	08
Ra[7:0]	00
Rd[7:0]	00
Rb[7:0]	00
Rc[7:0]	41
StateReg[2:0]	100

修正 (複数回繰り返す)

3. 簡易ブロック図

■ DetectMode

- 入力された画像の特徴から処理モードを決定

■ RunMode

- ランレンクス処理時の符号化を行う

■ RegularMode

- 通常時の符号化を行う

■ CodeGen

- 符号を生成する、もしくは生成された符号をアラインして出力する(検討中)

