

市川裕一/市川古都美著「高周波回路の設計と製作」の試作基板を使用して
Π型アッテネータおよびT型アッテネータの試作、試験を行った。

1. Π型アッテネータ

1.1 シミュレーション

目標は315MHzで3dB減衰のアッテネータの作成
シミュレーションにはAnsoft Designer SVを使用。
寄生インダクタンスは0.8nHとしてシミュレーションを行った。
315MHzで3.0dBの減衰量との結果を得られた。

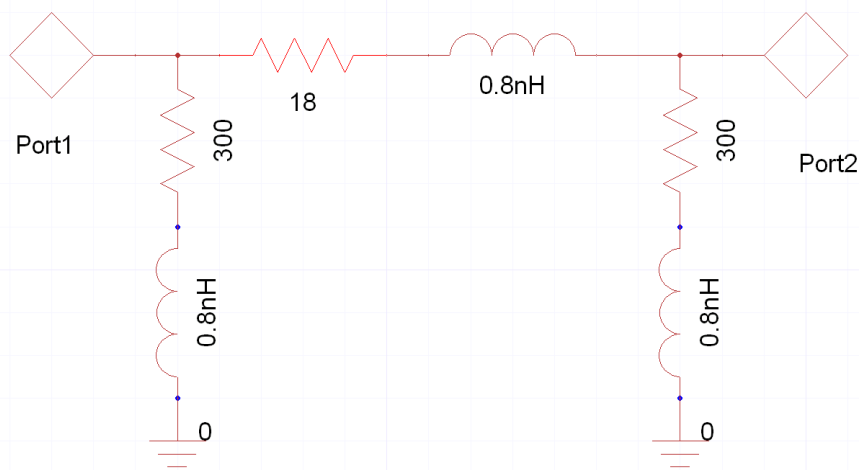


図1-1 作成回路(寄生インダクタンス含む)

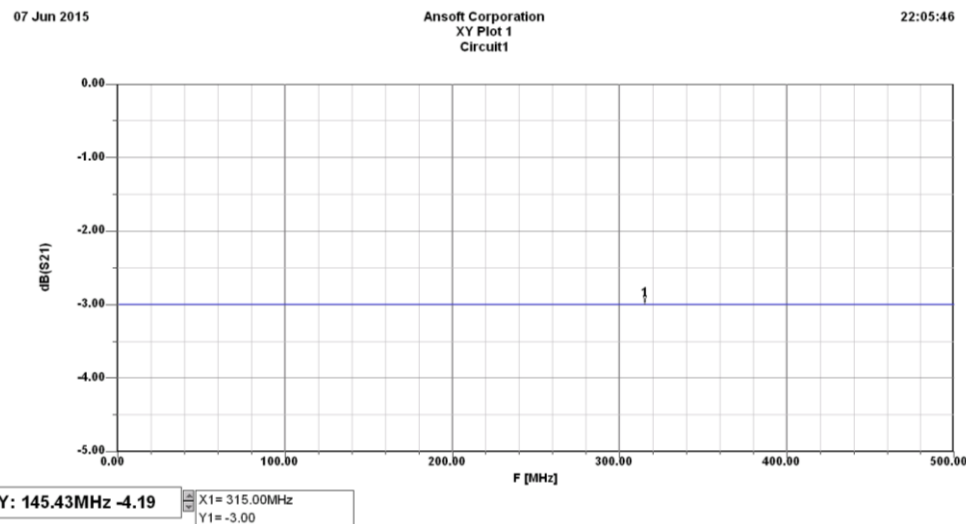


図1-2 シミュレーション結果1(S21)

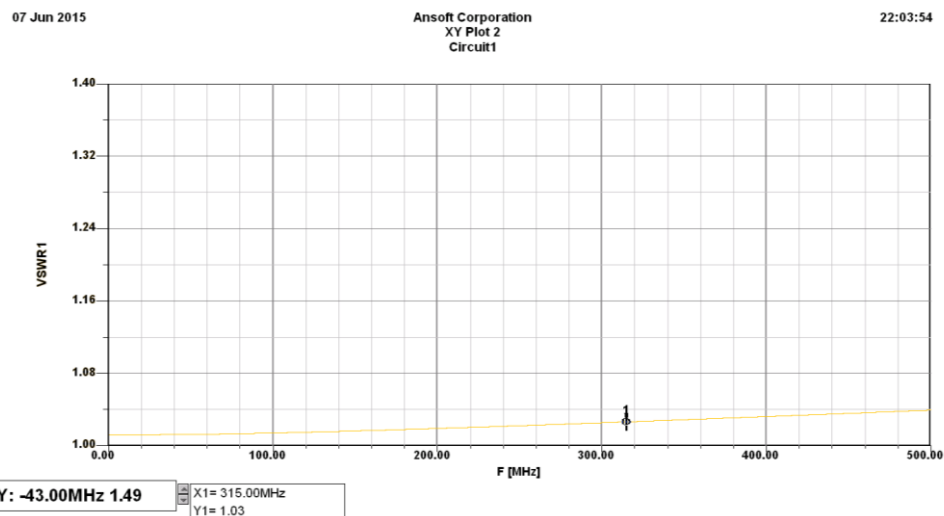


図1-3 シミュレーション結果2(VSWR)

1.2 試作と試験結果

実際に作成した回路を図1-4に示す
チップは手持ちの関係で、1608サイズと2012サイズを併用。

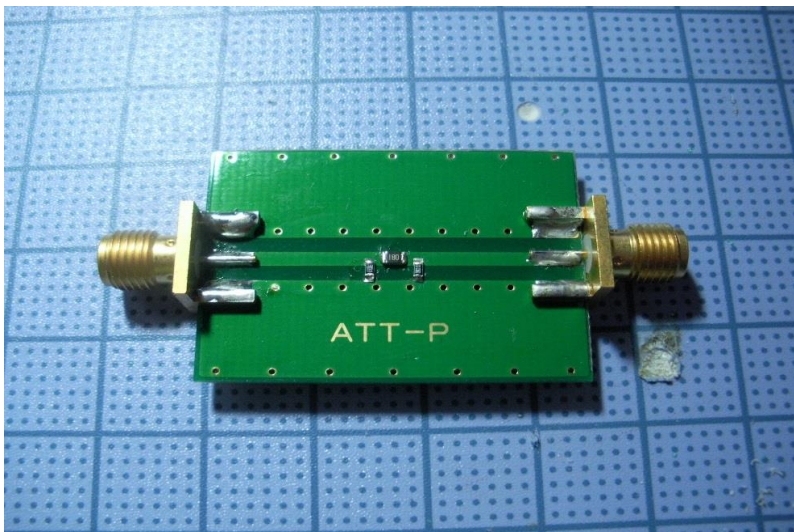


図1-4 試作回路

チップのはんだ付けは顕微鏡を使用すると比較的楽に作業出来る。
下手に細身のコテ先より、通常サイズのD型(T12など)でも十分作業できる。
熱容量的にも有利。
温調ごての場合は、コネクタを取り付ける際には400°C程度にすると良い。
(裏面ベタGNDのため)

測定結果を図5に示す。
測定器はVNWA3E(SDR-KIT)を使用。
本での試作内容と同じ特性を実現できた。
0.04dBの差は、本での解説の通り抵抗のばらつきによるものと思われる。

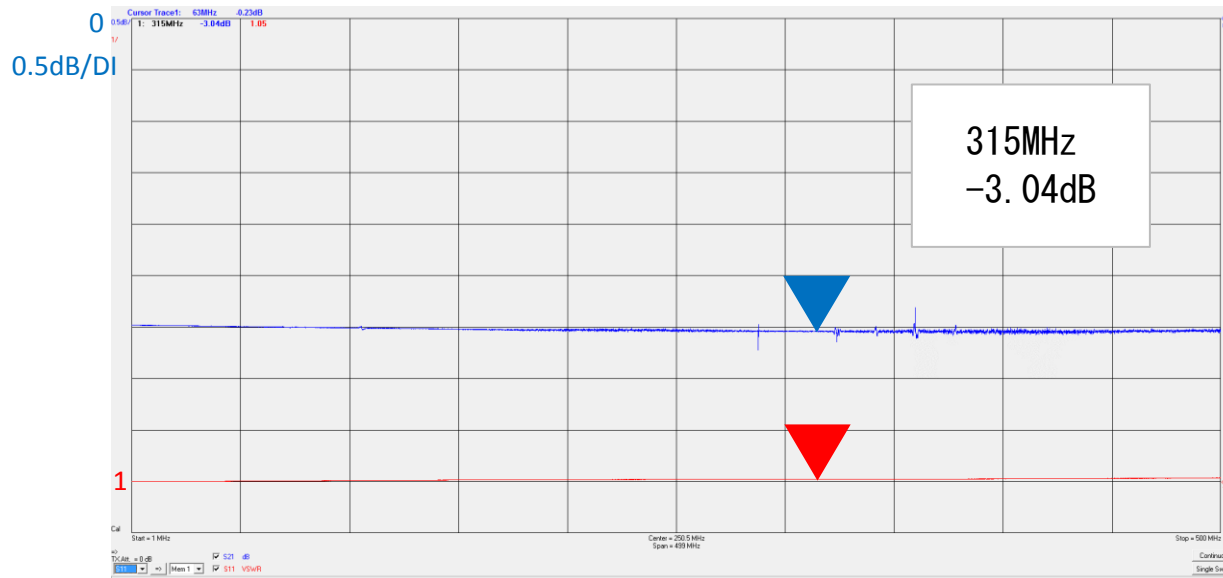


図1-5 測定結果

2. T型アッテネータ

2.1 シミュレーション

目標は315MHzで6dB減衰のアッテネータの作成
シミュレーションにはΠ 型と同じくAnsoft Designer SVを使用。
寄生インダクタンスは0.8nHとしてシミュレーションを行った。
寄生インダクタンスの影響で、315MHzで6.19dBの減衰量と
約0.2dB減衰量が増加している。
この差も、本での計算と一致している。
VSWRは315MHzで1.06と、問題ない値となっている。

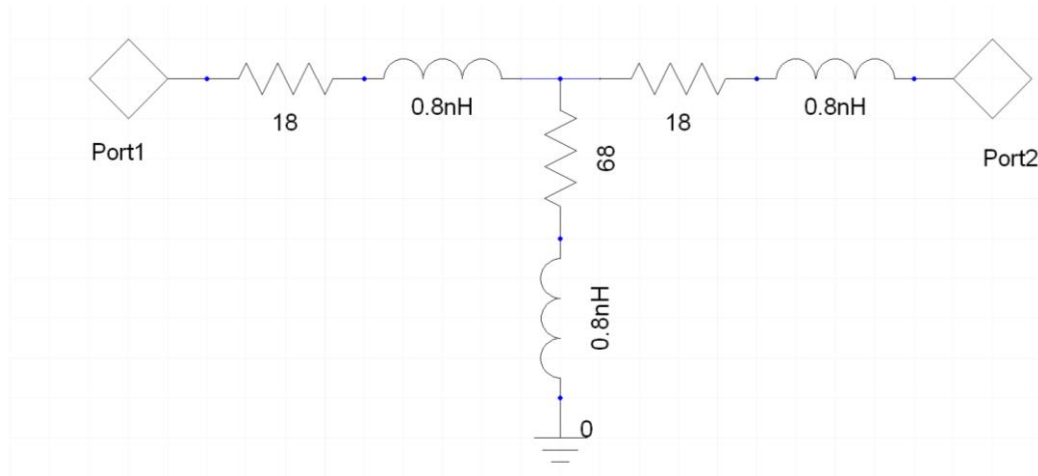


図2-1 作成回路(寄生インダクタンス含む)

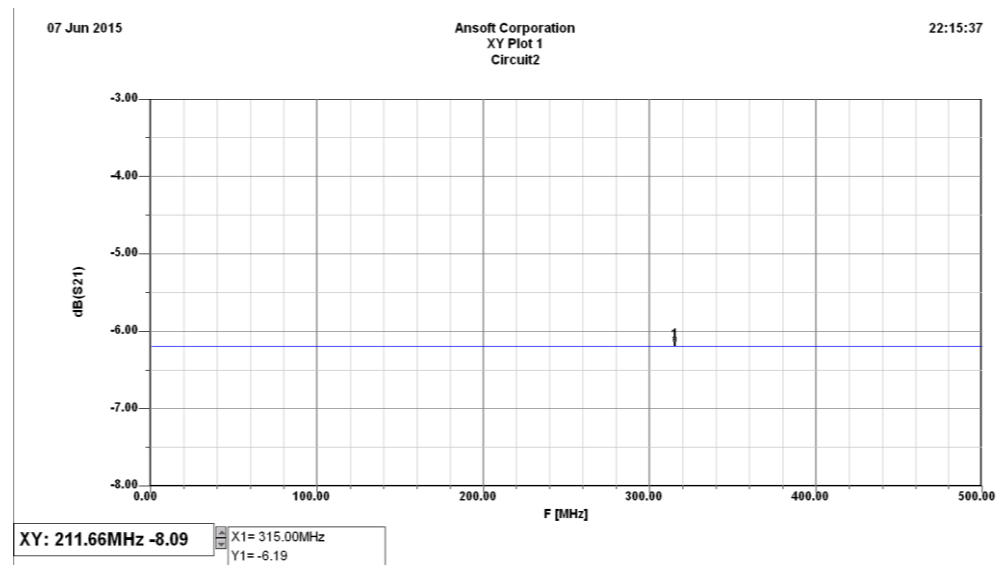


図2-2 シミュレーション結果1(S21)

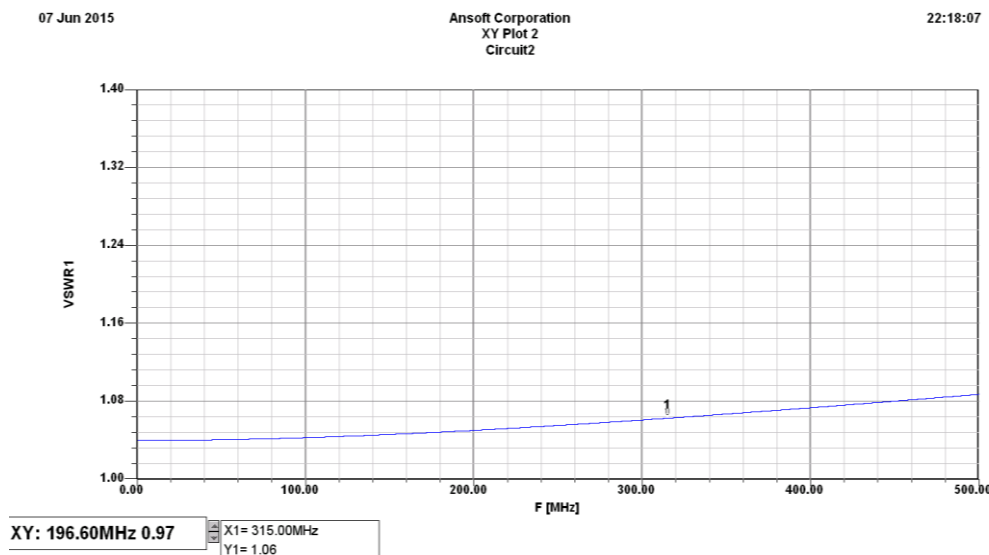


図2-3 シミュレーション結果2(VSWR)

2.2 試作と試験結果

実際に作成した回路を図2-4に示す
チップは手持ちの関係で、1608サイズと2012サイズを併用。

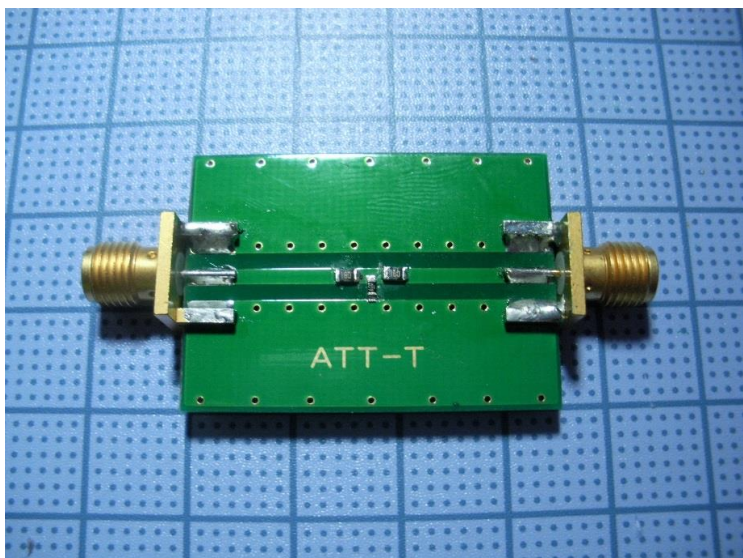


図2-4 試作回路

同じくチップのはんだ付けには顕微鏡を使用。
顕微鏡はヤフオクで調べると3万円前後で10万相当のものが入手できる。
LED付きは必須。

測定結果を図5に示す。
測定器はVNWA3E (SDR-KIT)を使用。
本での試作内容と同じ特性を実現できた。
0.02dBの差は、本での解説の通り抵抗のばらつきによるものと思われる。

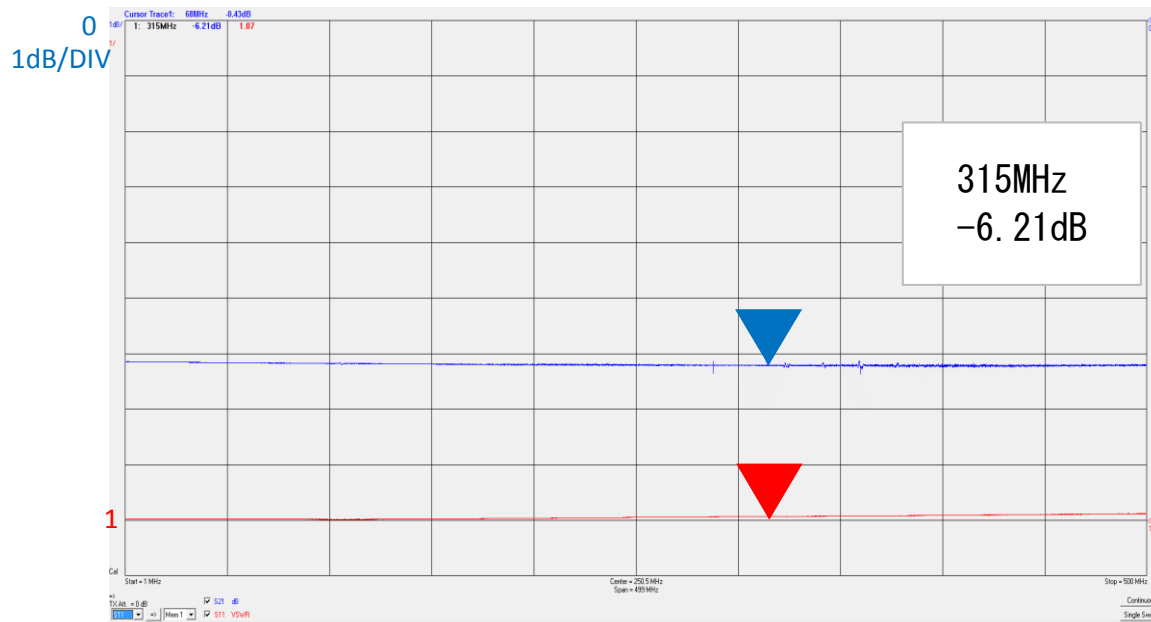


図2-5 測定結果

3 まとめ

専用の基板を使用していることもあるが、適切な定数を選び、適切なサイズの部品を使うこと、また寄生インダクタンス等の影響を加味することで、シミュレーション結果と実測値はVHF(30MHz~300MHz)程度までならほとんど誤差なく一致させることができることが分かった。

4 今後について

前回作成したオーバートーン回路にアッテネータを取り付けたところ、3dBないし6.2dBの減衰が得られると考えていたが、実際は数10dB減衰してしまった。
ネットワークアナライザで測定したところ、バッファアンプの出口に全く整合回路を取り付けていなかったことから出力インピーダンスが50Ωに見えていないことが判明した。
そのため、測定した出力インピーダンスとスミスチャートから、インピーダンス整合回路を製作し、マッチングを取った。
製作の過程について、まとめる予定。